

Название вступительного испытания
Информатика и вычислительная техника
Направление (-ия) подготовки
09.04.01 Информатика и вычислительная техника
Образовательная программа (-мы)
09.04.01_15 Технологии проектирования системного и прикладного программного обеспечения 09.04.01_20 Проектирование интеллектуальных компьютерных систем 09.04.01_21 Технологии разработки аппаратно-программных средств высокопроизводительных вычислительных систем
Аннотация
<p>Программа содержит перечень тем (вопросов) по дисциплинам базовой части профессионального цикла учебного плана подготовки бакалавров по направлению 09.03.01 «Информатика и вычислительная техника», вошедших в содержание билетов (тестовых заданий) вступительных испытаний в магистратуру. Вступительное испытание оценивается по стобалльной шкале и состоит из междисциплинарного экзамена в объеме требований, предъявляемых государственными образовательными стандартами высшего образования к уровню подготовки бакалавров по направлению, соответствующему направлению магистратуры, проводимого очно в письменной форме или дистанционно (максимальный балл – 100). Минимальное количество баллов, подтверждающее его успешное прохождение устанавливается Правилами приема, утвержденными на текущий учебный год.</p> <p>Продолжительность испытания – 120 минут.</p> <p>На вступительном испытании разрешено использовать письменные принадлежности, черновик, калькулятор.</p>
Дисциплины, включенные в программу вступительных испытаний в магистратуру
<ol style="list-style-type: none"> 1. Теория и технология программирования 2. ЭВМ и периферийные устройства 3. Компьютерные сети 4. Базы данных 5. Схемотехника цифровых устройств 6. Языки описания аппаратных средств вычислительных систем
Содержание учебных дисциплин
<ol style="list-style-type: none"> 1. Теория и технология программирования <p>Вопросы:</p> <ol style="list-style-type: none"> 1. Базовые понятия языка C/C++. Лексемы языка. Операторы управления. 2. Базовые понятия языка C/C++. Лексемы языка. Операции. 3. Принципы структурного программирования. Структуры данных в C++. Примеры. 4. Объекты в программировании и их атрибуты (переменная как частный случай «леводопустимого выражения», типы, классы памяти, область (сфера) действия, видимость, продолжительность существования, тип компоновки, определения и описания объектов). 5. Массивы и указатели в Си. Указатели. Массивы. Связь массивов и указателей. Динамические массивы. 6. Язык Си. Функции. Объявление и определение функций. Вызов функций. Передача параметров. Перегрузка имен функций. Рекурсивные функции. Указатели на функцию. 7. Принципы объектно-ориентированного программирования. <p>Язык C++. Классы. Объявление класса. Создание объекта класса. Конструктор. Деструктор. Конструктор копирования. Перегрузка конструктора.</p> <ol style="list-style-type: none"> 8. Язык C++. Указатели в объектно-ориентированном программировании. 9. Язык C++. Перегрузка операторов. 10. Язык C++. Внешнее определение функций. 11. Язык C++. Виртуальные функции. 12. Язык C++. Абстрактные классы. 13. Язык C++. Единственное и множественное наследование. Статусы доступа. 14. Законы алгебры логики (алгебра Буля). 15. Классическая архитектура ЭВМ. Принципы фон Неймана. 16. Логические операции 'И', 'ИЛИ', 'НЕ'. Таблицы истинности для логических операций. Дизъюнктивная нормальная форма логических функций. Конъюнктивная нормальная форма логических функций. <p>Литература для подготовки:</p> <ol style="list-style-type: none"> 1. Кульгин Н.Б. Microsoft Visual C++ в задачах и примерах. BHV, 2014. 272 с. 2. Новиков Ф.А. Дискретная математика: учебник для вузов. Питер, 2013. 432 с. <ol style="list-style-type: none"> 2. ЭВМ и периферийные устройства <p>Вопросы:</p> <ol style="list-style-type: none"> 1. Типовая структура микропроцессора и ее основные блоки.

2. Формат команды микропроцессора. Назначение основных полей команды. Особенности основных типов команд: безадресных, 1-, 2- и 3-адресных.
3. Способы адресации. Формирование исполнительного адреса операнда при относительной адресации с помощью базирования. Использование базирования при организации виртуальной памяти.
4. Факторы, влияющие на производительность процессора. Измерение производительности. MIPS и MFLOPS. Смеси команд их использование при оценке производительности.
5. CISC- и RISC-архитектуры процессоров, их характерные признаки. Особенности RISC-процессоров и их влияние на производительность.
6. Конвейеризация исполнения команд. Основные этапы конвейерной обработки команд. Промежуточные буферы в конвейере. Синхронный и асинхронный конвейеры
7. Конфликты при конвейерном исполнении команд. Причины и виды конфликтов.
8. Способы повышения производительности современных процессоров. Суперскалярная обработка.
9. Иерархическая организация системы памяти ВМ. Средства для построения устройств памяти на различных уровнях организации.
10. Принцип хранения информации в СБИС динамической памяти. Структурная схема СБИС DRAM. Временные диаграммы работы СБИС в режимах чтения, записи, регенерации.
11. Организации взаимодействия процессора с основной и внешней памятью. Линейно-адресная организация ОП. Физическая структура данных во внешней памяти (в ВЗУ).
12. Организация кэш-памяти. Принципы организации кэш-памяти прямого отображения и частично-ассоциативной кэш-памяти. Основные преимущества и недостатки.
13. Организация обмена данными между основной памятью и процессором по системной шине. Принцип управления циклом шины. Влияние показателей быстродействия СБИС DRAM.
14. Динамическое распределение памяти. Виртуальная память. Основные модели виртуальной памяти: модель сегментированной памяти и модель памяти со страничной организацией.
15. Организация и способы обмена данными между вычислительным ядром системы и периферийными устройствами. Синхронизация процессов в центральном процессоре и периферийных устройствах.
16. Назначение и организация прерываний. Стандартная последовательность действий при обработке запросов прерываний. Назначение и функционирование программируемого контроллера прерываний.
17. Мультипрограммный режим работы компьютера и его основные особенности.
18. Типовая структурная схема микроконтроллера. Состав и назначение функциональных устройств. Основные особенности архитектур современных МК.
19. Многоуровневая организация вычислительных процессов. Методы и средства взаимодействия между уровнями. Компиляция и интерпретация. Понятие архитектуры ВМ.
20. Способы подключения периферийных устройств к системной шине. Внешние интерфейсы вычислительных машин.

Литература для подготовки:

1. Мелехин В.Ф., Павловский Е.Г. Вычислительные машины. Вычислительные машины, 2013. 384 с.
2. Мелехин В.Ф., Павловский Е.Г. Вычислительные системы и сети. Академия, 2013. 208 с.
3. Таненбаум Э., Остин Т. Архитектура компьютера. Питер, 2019. 816 с.

3. Компьютерные сети

Вопросы:

1. Эталонная модель ISO/OSI. Назначение уровней.
2. Архитектура TCP/IP. Иерархия сетевых протоколов. Назначение основных протоколов.
3. IP-адресация. Классы сетей, маска сети, зарезервированные адреса.
4. Сетевой протокол IP. Назначение и основные функции.
5. Механизмы связи сетевого и канального уровня в TCP/IP. Протоколы ARP.
6. Управляющий протокол ICMP. Типы пакетов.
7. Транспортный протокол TCP. Основные особенности и алгоритм функционирования.
8. Транспортный протокол UDP. Основные особенности.
9. Основные задачи маршрутизации в TCP/IP. Статическая маршрутизация. Таблицы маршрутизации.
10. Динамическая маршрутизация в сетях TCP/IP. Поиск кратчайшего пути. Алгоритмы Беллмана-Форда и Дейкстры.
11. Протоколы динамической маршрутизации RIP, OSPF. Автономные системы.
12. Методы именования ресурсов в сетях TCP/IP. Доменная система имен.
13. Прямой поиск в системе DNS. Рекурсивные и нерекурсивные серверы имен. Ключевые ресурсные записи в системе DNS. Обратный поиск.
14. Методы организации опосредованного доступа к сети. Прокси-серверы и трансляция адресов с помощью технологии NAT.
15. Конфигурирование компьютерных сетей. Протокол DHCP. Утилиты ping, traceroute, nslookup, ifconfig/ipconfig, netstat.
16. Устройство и назначение электронной почты. Протокол передачи почты SMTP. Протоколы доступа к почтовым ящикам POP3 и IMAP4.
17. Основные способы передачи файлов. Протокол передачи файлов FTP. Активный и пассивный режимы

работы FTP.

18. Протокол HTTP. Основные отличия HTTP от других протоколов архитектуры TCP/IP.

19. Управление в сетях TCP/IP. Управляющий протокол SNMP.

20. Архитектура IPv6. Адресация. Особенности организации сетевого уровня. Транспортные протоколы.

Литература для подготовки:

1. Олифер В.Г., Олифер Н.А. Компьютерные сети. Принципы, технологии, протоколы. Питер, 2020. 1008 с.

2. Таненбаум Э., Уэзеролл Д. Компьютерные сети. СПб: Питер, 2022. 960 с.

4. Базы данных

Вопросы:

1. Виды и особенности систем управления базами данных

2. Организация СУБД и архитектура ANSI/SPARC

3. Модели данных.

4. Реляционная модель данных.

4. Проектирование схем данных. Нормализация и третья нормальная форма.

5. Основы построения SQL- запросов и программирования баз данных.

6. Трехзначная логика в СУБД.

7. Хранение данных и доступ к данным в СУБД.

8. Индексы и их применение в СУБД.

9. Оптимизация запросов в РСУБД.

Литература для подготовки

1. Комаров В. И. Путеводитель по базам данных. — М.: ДМК Пресс, 2024. — 520 с.

<https://postgrespro.ru/education/books/dbguide>

2. Основы технологий баз данных: учебное пособие / Б. А. Новиков, Е. А. Горшкова, Н. Г. Графеева; под ред. Е. В. Рогова. — 2-е изд. — М.: ДМК Пресс, 2020. — 582 с.

3. Нестеров С.А. Базы данных: Москва: Юрайт, 2025. URL: <https://urait.ru/bcode/560753>

5. Схемотехника цифровых устройств

Вопросы:

1. Законы алгебры логики.

2. Логические функции. Методы минимизации логических функций.

3. Логические элементы. Коэффициенты объединения и разветвления.

4. Методы построения логических схем.

5. Комбинационные и последовательностные устройства. Статические и динамические риски.

6. Мультиплексор, демультиплексор

7. Дешифратор. Шифратор. Преобразователь кода. 7-сегментный индикатор.

8. Устройства равнозначности/неравнозначности. Компараторы. Мажоритарные устройства.

9. Арифметические сумматоры. Инкрементор и декрементор. Арифметическо-логические устройства.

10. Схемы сдвига арифметического и логического. Реализация сдвига на мультиплексорах. Устройство сдвига.

11. Умножитель. Матричный умножитель. Множительно-суммирующие устройства.

12. Последовательностные устройства. Триггер, цифровой автомат.

13. RS, D, T, JK триггеры и их разновидности.

14. Регистры. Параллельные регистры.

15. Синхронная схема. Конвейеризация и распараллеливание. Латентность конвейера. Примеры распараллеливания и конвейеризации.

16. Сдвигающие регистры. Универсальный регистр. Преобразователи.

17. Счетчики. Реализация входов управления. Реализация помехозащищенных счетчиков. Реализация счетчика на сумматорах.

18. Цифровой автомат, конечный автомат. Автомат Мура и автомат Мили. Синтез конечных автоматов.

19. Схемотехника реализации логических элементов на диодах, биполярных транзисторах. Схемотехника реализации на КМОП структурах

20. Запоминающие устройства. Параметры, классификация. Полупроводниковое адресное ОЗУ статического типа.

21. Схемотехника ячеек накопителей статических ОЗУ: на биполярных транзисторах, на полевых транзисторах n типа проводимости.

22. Виды одно- и двухадресная память. 3D запоминающие устройства. Двухтактная адресация. Увеличение емкости запоминающих устройств.

23. Последовательные запоминающие устройства.

24. Динамические запоминающие устройства.

25. Понятие локальности: Локальность доступа во времени, в пространстве. Кэш память. Виды и классификация.

26. Подходы к реализации систем обработки данных.

27. Микросхемы программируемой логики. Современные СБИС.

Литература для подготовки:

1. В.А. Потехин СХЕМОТЕХНИКА ЦИФРОВЫХ УСТРОЙСТВ. Томск: В-Спектр, 2012. – 250с.
2. А.В. Кондратьев ОСНОВЫ ЦИФРОВОЙ СХЕМОТЕХНИКИ. Учебное пособие. Пермь: Изд-во ФГОУ ВО «Пермская ГСХА», 2016. - 145 с.
3. Угрюмов Е.П. Цифровая схемотехника: СПб.: БХВ Петербург, 2007.

6. Языки описания аппаратных средств вычислительных систем

Вопросы:

1. Пакет Quartus.
2. Языки описания аппаратуры (HDL).
3. Язык Verilog/SystemVerilog: история развития, особенности, базовые понятия.
4. Язык Verilog/SystemVerilog: способы задания чисел, имен, комментариев. Ключевые слова и пользовательские имена.
5. Группы типов данных (Net, Variable). Четыре возможных состояния сигнала.
6. Понятие модуля. Объявление портов, внутренних сигналов. Непрерывные назначения.
7. Вектор и массив. Способы обращения к элементам.
8. Иерархическое проектирование с использованием языка Verilog.
9. Операторы языка: Сцепления, Повторения, Условного выбора, Арифметические, Побитовые, Свертки, Логические, Отношения, Равенства, Сдвига.
10. Описание типовых комбинационных операционных узлов.
11. Процедурные блоки. Управление событиями и список чувствительности. Особенности использования типа данных reg. Поведенческие операторы if-else, case. Задержки, блокирующие и неблокирующие назначения. Циклы.
12. Задачи и функции. Особенности использования.
13. Описание параметризованных модулей.
14. Описание элементов с памятью: триггеры, регистры (параллельные и сдвигающие), счетчики.
15. Описание конечных автоматов (в базовой реализации Verilog95, Verilog2001).
16. Описание модулей памяти. Описание выходов с Z состоянием, двунаправленных выводов.
17. Оптимизация описаний: взаимоисключающие операторы, вынос общих членов за скобки, конвейеризация, распараллеливание.
18. Подходы к исключению появления триггеров защелок при проектировании комбинационных схем.
19. Использование конструкций generate.
20. Расширения SystemVerilog: новые типы данных, новые типы процедурных блоков.
21. Расширения SystemVerilog: упакованные и неупакованные массивы. Определенные в языке методы обработки массивов.
22. Расширения SystemVerilog: сопоставление имен выводов экземпляров модулей и сигналов. Интерфейсы.
23. Расширения SystemVerilog: пользовательские типы данных. Использование перечисляемого типа данных для описания конечных автоматов.
24. Расширения SystemVerilog: структура, объединение.
25. Моделирование: подходы, типы тестов, средства моделирования.
26. Пакет ModelSim: особенности, процедуры проектирования.
27. Особенности создания тестов с самопроверкой.

Литература для подготовки:

1. В.В. Соловьев. Язык SystemVerilog для синтеза. Москва, 2023. 440с.

Критерии оценивания вступительного испытания

Междисциплинарный экзамен состоит из 40 тестовых заданий, максимальный балл за задание - 4.

Рабочая группа

Руководители ОП

Доцент ВШКТИИС ИКНК, к.т.н. В.А. Сушников
Доцент ВШКТИИС ИКНК, к.т.н. А.П. Антонов
Директор ВШКТИИС ИКНК, д.т.н. М.А. Полтавцева

Составители:

Доцент ВШКТИИС ИКНК, к.т.н. В.А. Сушников
Доцент ВШКТИИС ИКНК, к.т.н. А.А. Лавров
Доцент ВШКТИИС ИКНК, к.т.н. А.П. Антонов